

MC68HCS12 - översikt

MC68HCS12,
Arbetsbok för MC12
CPU12 Reference Guide

Dagens fö:

- Programmerarens bild av HCS12 processorn
- Översikt, "single-chip-computer" (version DG256)
- Adressering av primärminnet i HCS12
- HCS12 Assemblerinstruktioner

Programmerarens bild av processorn

(Instruktionsuppsättning, interna register i processorn, och hur primärminnet accessas)

"ISA" – Instruction Set Architecture

- ⊕ Vilka instruktioner kan utföras ?
 - Instruktionsgrupper (ALU,load/store,hopp,...)
- ⊕ Hur lagras operanderna förutom i minnet ?
 - Korttidslagring (i register)
- ⊕ Hur nås operander i minnet?
 - Adresseringssätt
- ⊕ Vilka typer/storlekar av operander kan hanteras ?
 - Generella/speciella register, registerstorlek

Programmerarens bild – datatyper/storlek

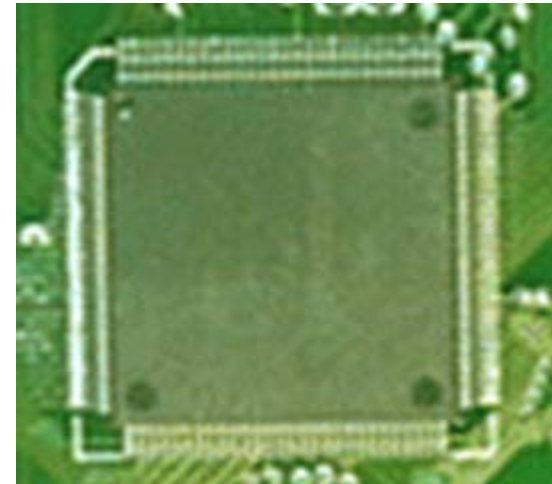
	char (8)	short int (16)	long int (32)	long int (64)	floating point (IEEE)	pointers
68HCS12	X	X				16/20 bit
Coldfire V1	X	X	X			32 bit
Coldfire V4	X	X	X		X	32 bit
PowerPC	X	X	X		X	32 bit
PowerPC (64)	X	X		X	X	64 bit
8086	X	X				16/20 bit
80386	X	X	X			32 bit
80486	X	X	X		X	32 bit
X86-32	X	X	X		X	32 bit
X86-64	X	X		X	X	64 bit

Programmerarens bild – adresserbart minne

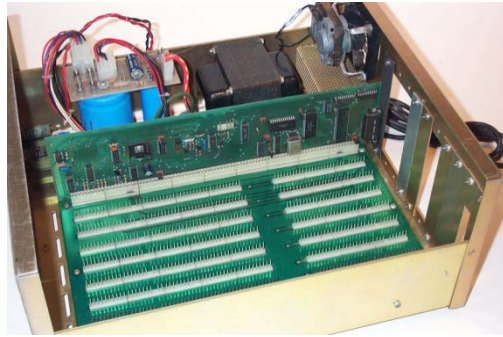
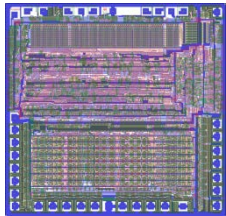
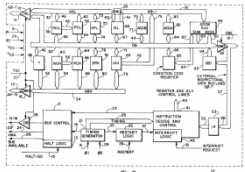
ADRESSBUSS	RANDOM ACCESS
16 bitar	$2^{16} = 65\,536 \text{ byte} = 64 \text{ kbyte}$
20 bitar	$2^{20} = 1\,048\,576 \text{ byte} = 1\,024 \text{ kbyte} = 1 \text{ Mbyte}$
24 bitar	$2^{24} = 16\,777\,216 \text{ byte} = 16\,384 \text{ kbyte} = 16 \text{ MByte}$
32 bitar	$2^{32} = 4\,294\,967\,296 \text{ byte} = 4\,194\,304 \text{ kbyte} = 4\,096 \text{ Mbyte} = 4 \text{ Gbyte}$
64 bitar	$2^{64} = 1,844674407 \cdot 10^{19} \text{ byte} = 16 \text{ Ebyte}$

Freescal 68HCS12

- HCS12 adressrum, IO och minne
- CPU12, klockor och räknare
- RWM, FLASH, EEPROM
- Periferienheter
 - Parallell Input/Output
 - Seriell kommunikation
 - AD omvandlare
 - PWM (Pulse Width Modulation)



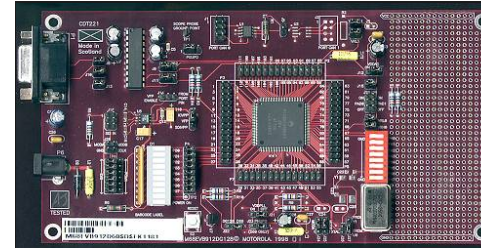
Historik



68HC11

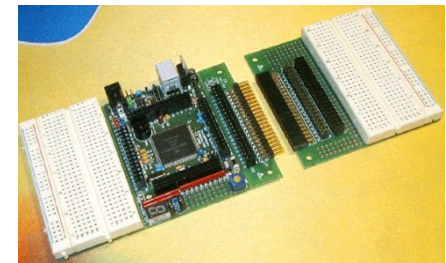


68HC12



68HC12SX

68HCS12



6800

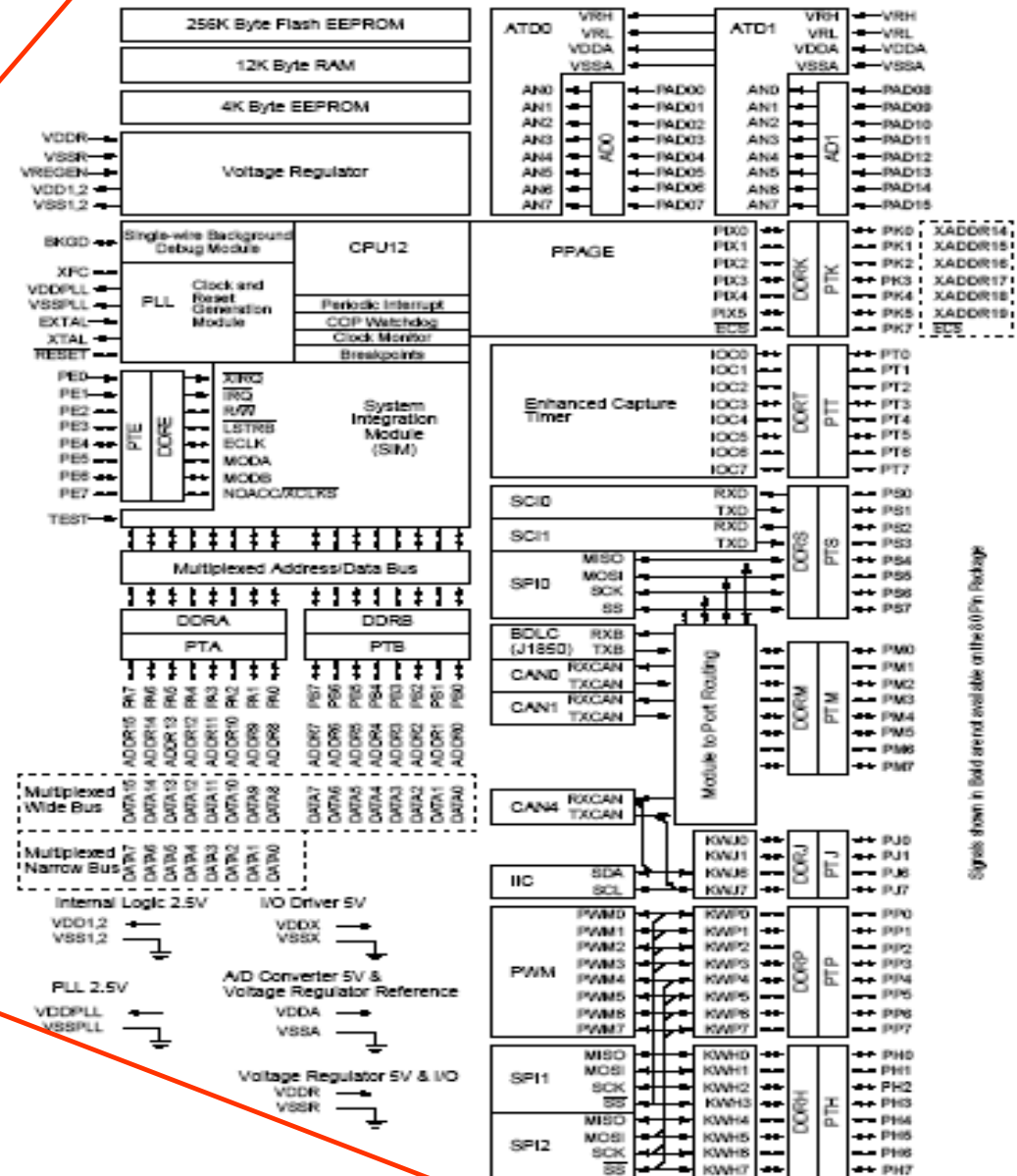
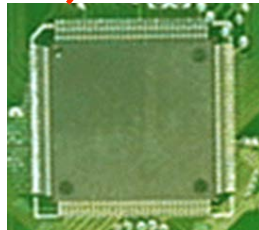
6801
6809



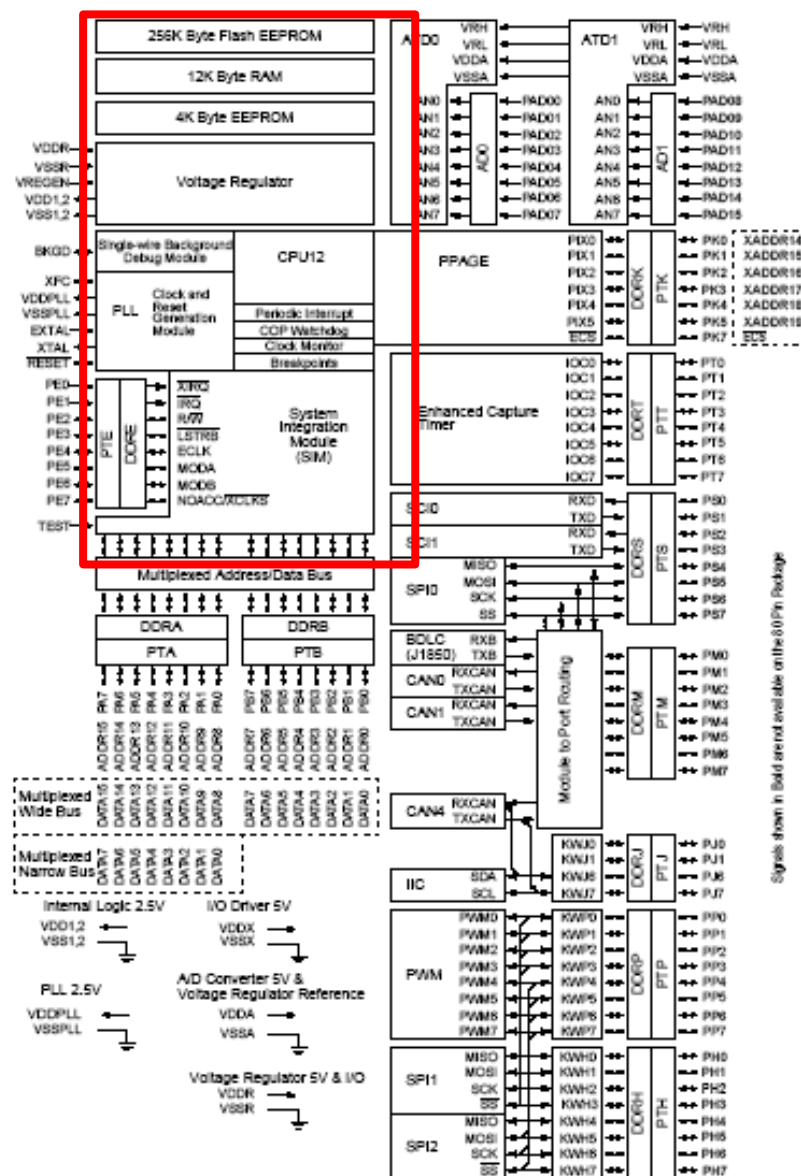
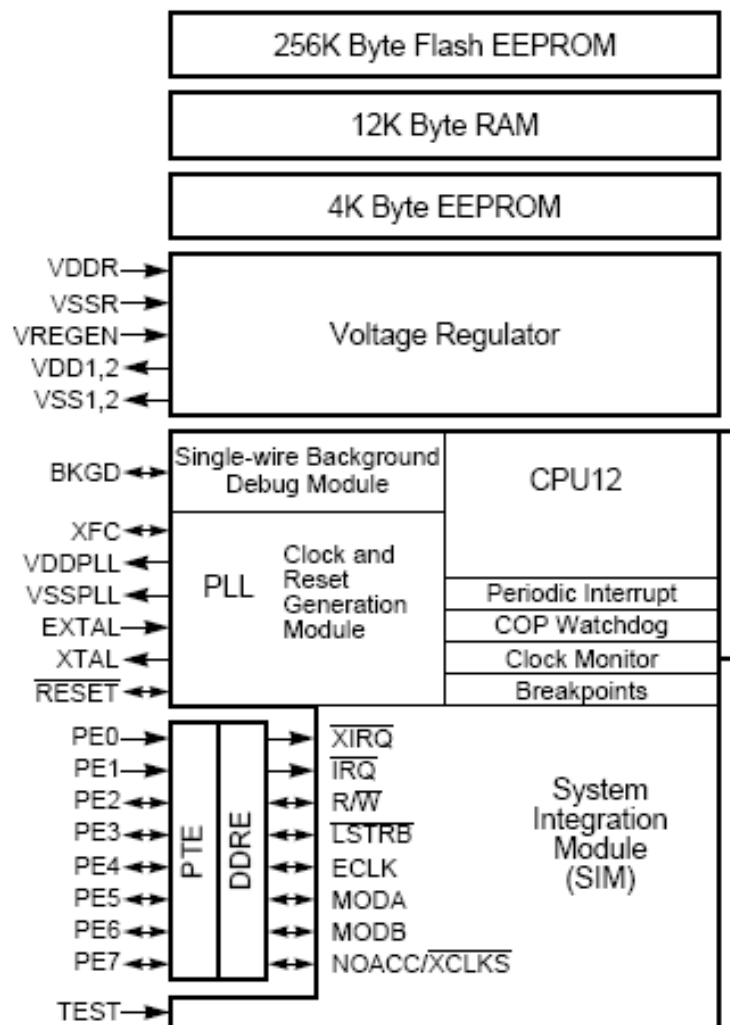
253 x 242 - mcl.net

1974 1978 1982 1986 1990 1994 1998 2002 2006

HCS12DG256, blockdiagram



HCS12DG256, "core"



HCS12DG256, "core"

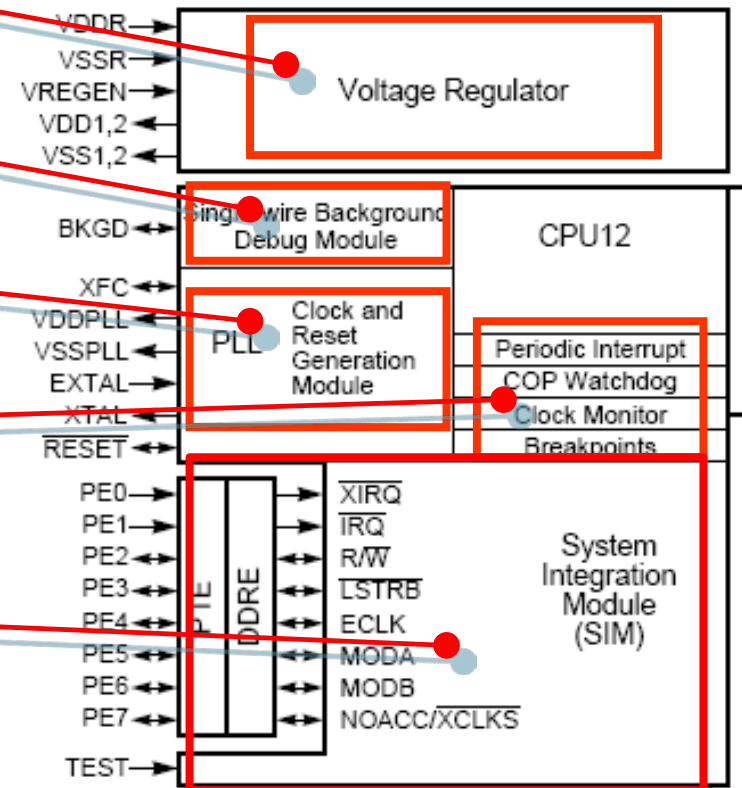
Spänningsregulatorer (flera olika spänningar används internt)

"Background Debug Mode" för test/avlusning

En kristall utgör bas för alla klockfrekvenser i systemet

Realtidsklocka och andra klockfunktioner

Programmerbara funktioner



Primärminne

Icke flyktigt minne

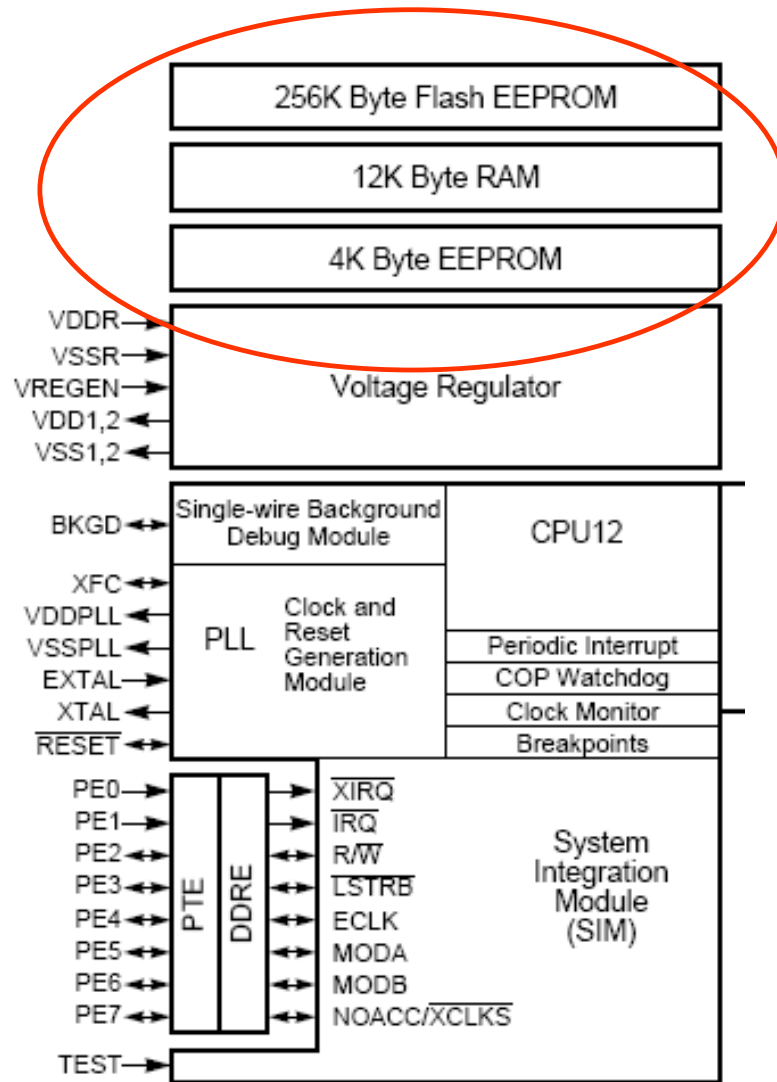
Upp till 256 Kbyte i "minnesbankar"

48 kB utan användning av "bankar"

4 kB EEPROM

Flyktigt minne

12 kB RAM (=RWM)

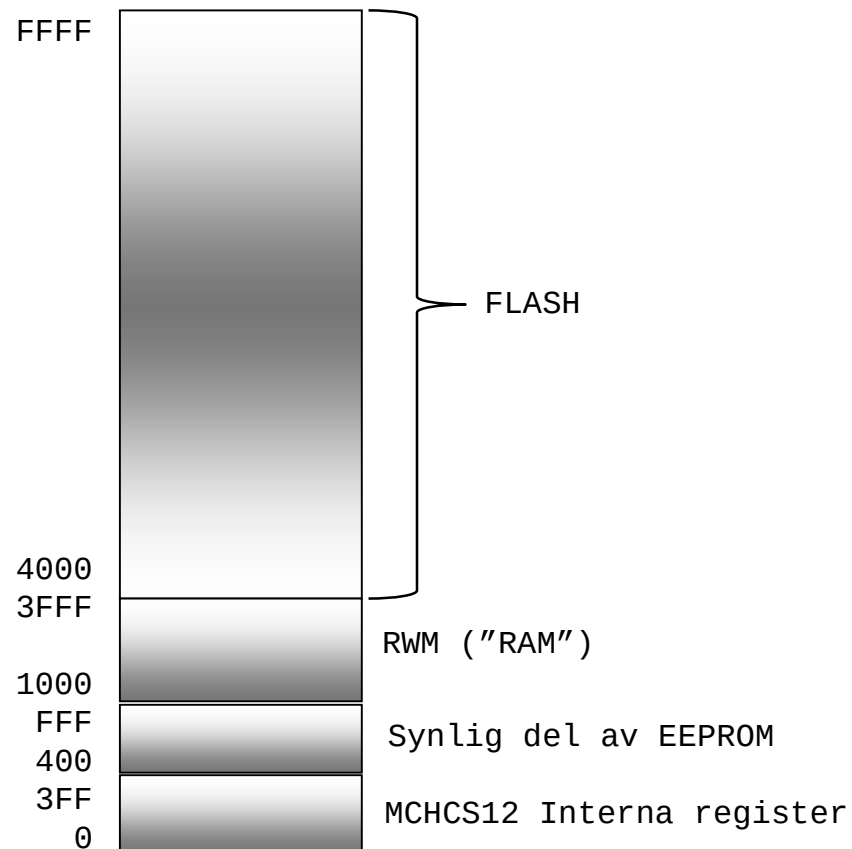


EXEMPEL, linjärt adressrum

256K Byte Flash EEPROM

12K Byte RAM

4K Byte EEPROM

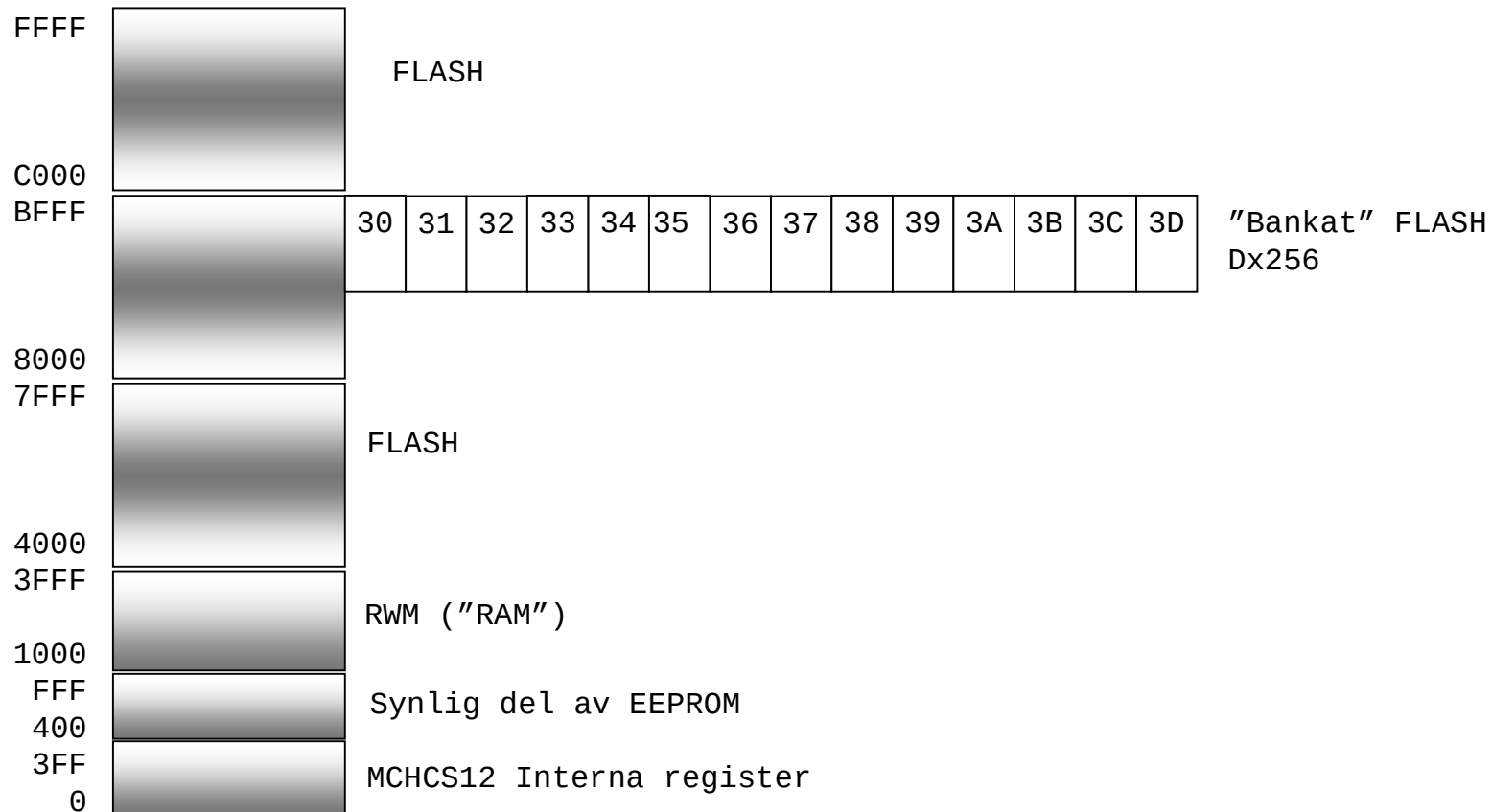


EXEMPEL, "bankat" adressrum

256K Byte Flash EEPROM

12K Byte RAM

4K Byte EEPROM

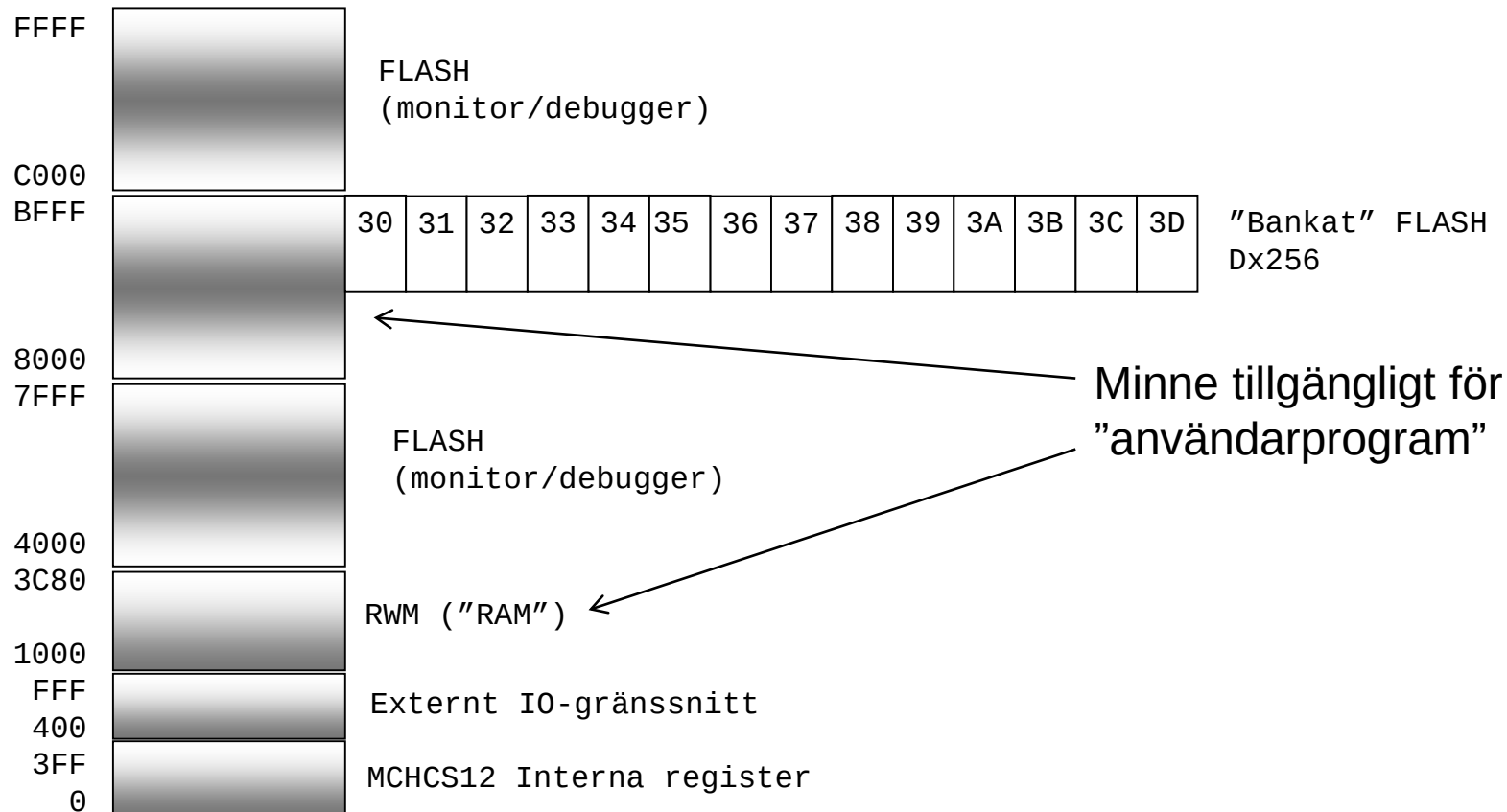


EXEMPEL, i laborationsdator MC12

256K Byte Flash EEPROM

12K Byte RAM

4K Byte EEPROM



Periferikretsar i HCS12DG256

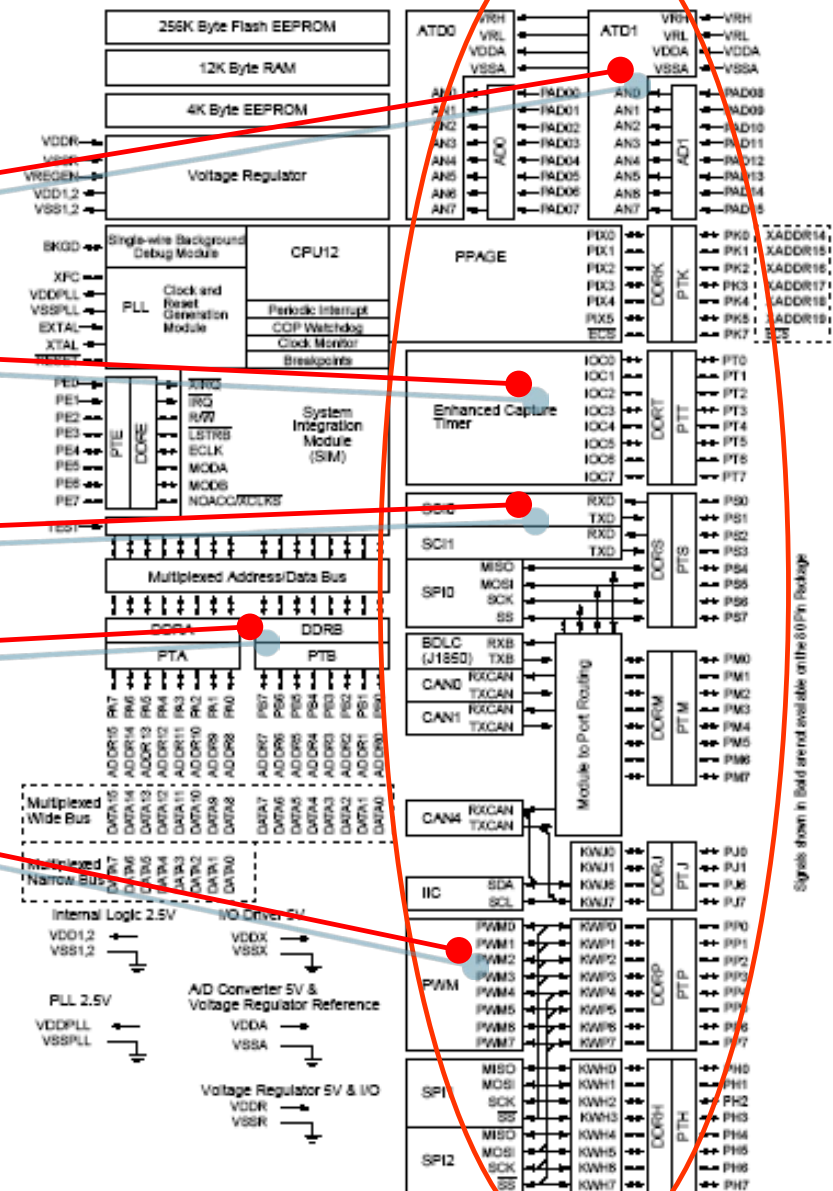
AD – Analog till Digital omvandling

ECT- Räknarkretsar för noggrann tidmätning

SCI – Asynkron seriekommunikation

Parallell In-Utmatning

PWM – Pulsbreddsmodulering





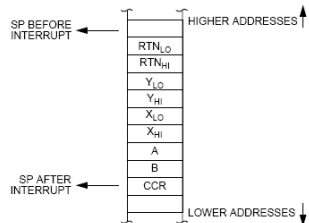
HCS12DG256, "core"

Centralenhet CPU12

Instruction Set Summary

Source Form	Operation	Addr. Mode	Machine Coding (hex)	Access Detail	S	X	H	I	N	Z	V	C
ABA	(A) + (B) → A Add Accumulators A and B	IMH	18 06	CO	-	-	-	-	-	-	-	-
ABX	(B) + (X) → X Translates to LEAX B,X	IDX	1A B5	DP ¹	-	-	-	-	-	-	-	-
ABY	(B) + (Y) → Y Translates to LEAY B,Y	IDX	1B BD	DP ¹	-	-	-	-	-	-	-	-
ADCA #gr8 ADCA gr16 ADCA opri8 ADCA opri16 ADCA opri8,ysp ADCA opri16,ysp ADCA [d,gr8] ADCA [gr16,ysp]	(A) + (M) + C → A Add with Carry to A	IMM DIR EXT IDX IDX1 IDX2 [D,IDX] [IDX2]	89 11 D9 dd 89 bh 11 A9 2b A9 2b ff A9 2b ff ff A9 2b ff ff A9 2b ff ff	D DP DP DP DP DP DP DP	-	-	-	-	-	-	-	
ADCB #gr8 ADCB gr16 ADCB opri8 ADCB opri16 ADCB opri8,ysp ADCB opri16,ysp ADCB [d,gr8] ADCB [gr16,ysp]	(B) + (M) + C → B Add with Carry to B	IMM DIR EXT IDX IDX1 IDX2 [D,IDX] [IDX2]	C9 11 D9 dd F9 bh 11 B9 2b B9 2b ff B9 2b ff ff B9 2b ff ff B9 2b ff ff	D DP DP DP DP DP DP DP	-	-	-	-	-	-	-	
ADDA #gr8 ADDA gr16 ADDA opri8 ADDA opri16 ADDA opri8,ysp ADDA opri16,ysp	(A) + (M) → A Add without Carry to A	IMM DIR EXT IDX IDX1 IDX2	8B 11 D9 dd 8B bh 11 A9 2b A9 2b ff A9 2b ff ff	D DP DP DP DP DP	-	-	-	-	-	-	-	-

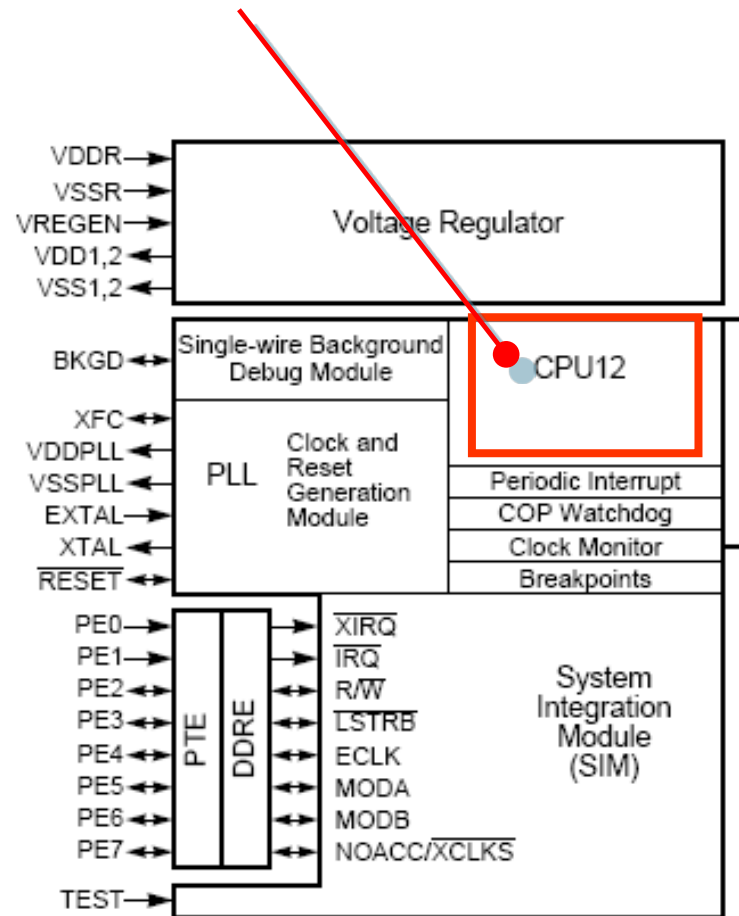
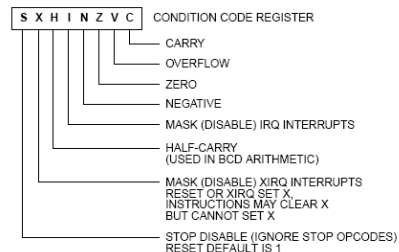
Stack and Memory Layout



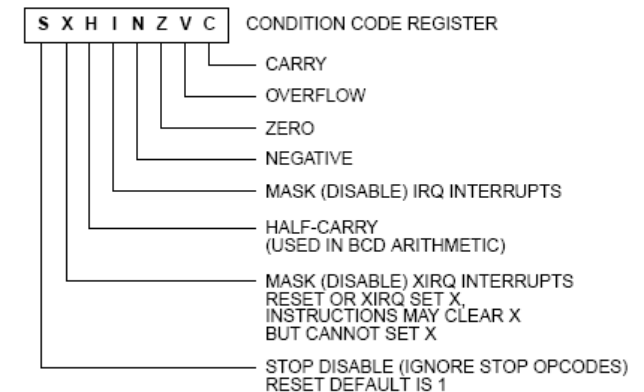
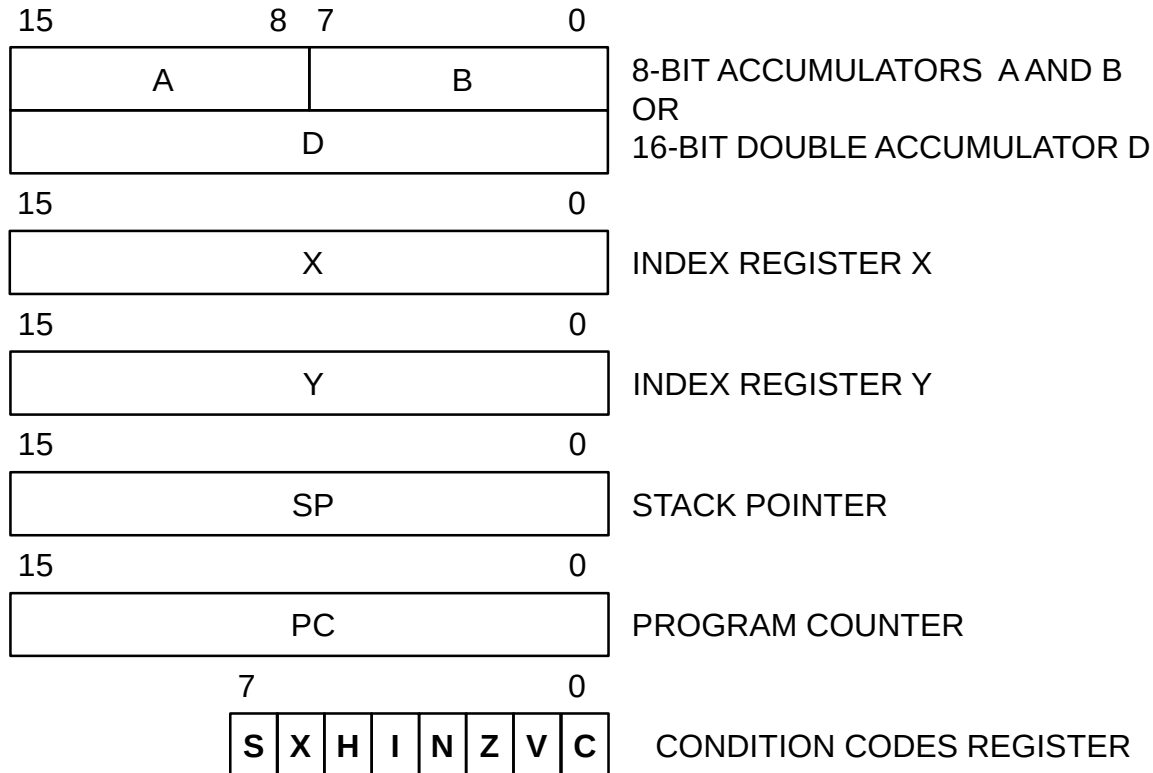
Interrupt Vector Locations

\$FFFE, \$FFFF	Power-On (POR) or External Reset
\$FFFC, \$FFFD	Clock Monitor Reset
\$FFFA, \$FFFB	Computer Operating Properly (COP Watchdog Reset)
\$FFF8, \$FFF9	Unimplemented Opcode Trap
\$FFF6, \$FFF7	Software Interrupt Instruction (SWI)
\$FFF4, \$FFF5	XIRQ
\$FFF2, \$FFF3	IRQ
\$FFC0-\$FFF1	Device-Specific Interrupt Sources

7	A	0	7	B	0	8-BIT ACCUMULATORS A AND B
15				D	0	16-BIT DOUBLE ACCUMULATOR D
15				X	0	INDEX REGISTER X
15				Y	0	INDEX REGISTER Y
15				SP	0	STACK POINTER
15				PC	0	PROGRAM COUNTER



Registeruppsättning CPU12



Adresseringssätt

Indexerade adresseringssätt kan användas med register X,Y och SP ibland också med PC (PC-relativt)

”Indirekt adressering”

Addressing Mode	Source Format	Abbreviation	Description
Inherent	INST (no externally supplied operands)	INH	Operands (if any) are in CPU registers
Immediate	INST #opr8i or INST #opr16i	IMM	Operand is included in instruction stream 8- or 16-bit size implied by context
Direct	INST opr8a	DIR	Operand is the lower 8-bits of an address in the range \$0000 – \$00FF
Extended	INST opr16a	EXT	Operand is a 16-bit address
Relative	INST rel8 or INST rel16	REL	An 8-bit or 16-bit relative offset from the current pc is supplied in the instruction
Indexed (5-bit offset)	INST oprx5,xysp	IDX	5-bit signed constant offset from x, y, sp, or pc
Indexed (pre-decrement)	INST oprx3,-xys	IDX	Auto pre-decrement x, y, or sp by 1 ~ 8
Indexed (pre-increment)	INST oprx3,+xys	IDX	Auto pre-increment x, y, or sp by 1 ~ 8
Indexed (post-decrement)	INST oprx3,xys-	IDX	Auto post-decrement x, y, or sp by 1 ~ 8
Indexed (post-increment)	INST oprx3,xys+	IDX	Auto post-increment x, y, or sp by 1 ~ 8
Indexed (accumulator offset)	INST abd,xysp	IDX	Indexed with 8-bit (A or B) or 16-bit (D) accumulator offset from x, y, sp, or pc
Indexed (9-bit offset)	INST oprx9,xysp	IDX1	9-bit signed constant offset from x, y, sp, or pc (lower 8-bits of offset in one extension byte)
Indexed (16-bit offset)	INST oprx16,xysp	IDX2	16-bit constant offset from x, y, sp, or pc (16-bit offset in two extension bytes)
Indexed-Indirect (16-bit offset)	INST [oprx16,xysp]	[IDX2]	Pointer to operand is found at... 16-bit constant offset from x, y, sp, or pc (16-bit offset in two extension bytes)
Indexed-Indirect (D accumulator offset)	INST [D,xysp]	[D,IDX]	Pointer to operand is found at... x, y, sp, or pc plus the value in D



Inherent

Source Form	Operation	Addr. Mode	Machine Coding (hex)	Access Detail	S	X	H	I	N	Z	V	C
CBA	(A) – (B) Compare 8-Bit Accumulators	INH	18 17	∞	-	-	-	-	Δ	Δ	Δ	Δ

Maskinkod för instruktionen

Cykel för cykel beskrivning

Flaggpåverkan

Omedelbar (Immediate) 8-bit/16-bit

LDA #opr8i	(M) ⇒ A	IMM	86 11	P	-	-	-	-	Δ	Δ	0	-
LDA opr8a	Load Accumulator A	DIR	96 dd	rFP								
LDA opr16a		EXT	B6 hh 11	rOP								
LDA oprx0_xysp		IDX	A6 xb	rFP								
LDA oprx9_xysp		IDX1	A6 xb ff	rPO								
LDA oprx16_xysp		IDX2	A6 xb ee ff	frPP								
LDA [D,xysp]		[D,IDX]	A6 xb	fIfRfP								
LDA [opr16.xysp]		[IDX2]	A6 xb ee ff	fIPrFP								
LDD #opr16i	(M:M+1) ⇒ A:B	IMM	CC jj kk	OP	-	-	-	-	Δ	Δ	0	-
LDD opr8a	Load Double Accumulator D (A:B)	DIR	DC dd	RfP								
LDD opr16a		EXT	FC hh 11	ROP								
LDD oprx0_xysp		IDX	EC xb	RfP								
LDD oprx9_xysp		IDX1	EC xb ff	RPO								
LDD oprx16_xysp		IDX2	EC xb ee ff	frPP								
LDD [D,xysp]		[D,IDX]	EC xb	fIfRfP								
LDD [opr16,xysp]		[IDX2]	EC xb ee ff	fIPrFP								

opr8i, 8-bitars konstant om 8-bitars register

Opr16i, 16-bitars konstant om 16-bitars register

Direkt (Direct Page)

Absolut (Extended)

LDA #opr8i	(M) ⇒ A	IMM	86 11	P	-	-	-	-	Δ	Δ	0	-
LDA opr8a	Load Accumulator A	DIR	96 dd	rP								
LDA opr16a		EXT	B6 hh 11	rOP								
LDA oprx0_xysp		IDX	A6 xb	rP								
LDA oprx9_xysp		IDX1	A6 xb ff	rPO								
LDA oprx16_xysp		IDX2	A6 xb ee ff	frPP								
LDA [D,xysp]		[D,IDX]	A6 xb	fifrP								
LDA [opr16.xysp]		[IDX2]	A6 xb ee ff	fIPrP								
LDD #opr16i	(M:M+1) ⇒ A:B	IMM	CC jj kk	OP	-	-	-	-	Δ	Δ	0	-
LDD opr8a	Load Double Accumulator D (A:B)	DIR	DC dd	RfP								
LDD opr16a		EXT	FC hh 11	ROP								
LDD oprx0_xysp		IDX	EC xb	RfP								
LDD oprx9_xysp		IDX1	EC xb ff	RPO								
LDD oprx16_xysp		IDX2	EC xb ee ff	frPP								
LDD [D,xysp]		[D,IDX]	EC xb	fifrP								
LDD [opr16,xysp]		[IDX2]	EC xb ee ff	fIPrP								

opr16a, kan adressera hela adressintervallet 0000-FFFF

opr8a, kan enbart adressera intervallet 0000-00FF, anger minst signifikant byte av adressen

PC-relativ ("BRANCH"-instruktioner)

- ❑ 8-bitars offset (-128..127)
- ❑ 9-bitars offset (-256..255)
- ❑ 16-bitars offset (-32768..32767)

BRA <i>rel8</i>	Branch Always (if 1 = 1)	REL	20 rr
-----------------	--------------------------	-----	-------

IBEQ <i>abdxys, rel9</i>	(cntr) + 1 $\Rightarrow$ cntr If (cntr) = 0, then Branch else Continue to next instruction Increment Counter and Branch if = 0 (cntr = A, B, D, X, Y, or SP)	REL (9-bit)	04 1b rr
IBNE <i>abdxys, rel9</i>	(cntr) + 1 $\Rightarrow$ cntr if (cntr) not = 0, then Branch; else Continue to next instruction Increment Counter and Branch if $\neq$ 0 (cntr = A, B, D, X, Y, or SP)	REL (9-bit)	04 1b rr

LBCC <i>rel16</i>	Long Branch if Carry Clear (if C = 0)	REL	18 24 qq rr
-------------------	---------------------------------------	-----	-------------

Indexerade adresseringssätt:

□ Register relativ, konstant

LDAA #opr8i	(M) ⇒ A
LDAA opr8a	Load Accumulator A
LDAA opr16a	
LDAA opr0_xysp	
LDAA opr9_xysp	
LDAA opr16_xysp	
LDAA [D,xysp]	
LDAA [opr16.xvsp]	

opr0_xysp

Indexed addressing postbyte code:

opr3,-xys Predecrement X or Y or SP by 1 . . . 8
opr3,+xys Preincrement X or Y or SP by 1 . . . 8
opr3,xys- Postdecrement X or Y or SP by 1 . . . 8

opr3,xys+ Postincrement X or Y or SP by 1 . . . 8

opr5,xysp 5-bit constant offset from X or Y or SP or PC

abd,xysp Accumulator A or B or D offset from X or Y or SP or PC

opr3 — Any positive integer 1 . . . 8 for pre/post increment/decrement

opr5 — Any value in the range -16 . . . +15

opr9 — Any value in the range -256 . . . +255

opr16 — Any value in the range -32,768 . . . 65,535

Basregister kan vara något av: X,Y,SP,PC

EXEMPEL:

```
LDAA 5,X
STAA 20,Y
LDAA sym,PC
STAA off,SP
...
```

Observera, ingen syntaktisk skillnad.
Assembler väljer effektivast kodning



Hur översätta
nedanstående
C-kod till assembler?

Lösningsförslag

ORG \$1000

```
char namn []="Emil";  
char initial;  
void plocka_initial (void)  
{  
    initial = namn[0] ;  
}
```

plocka_initial

LDX #Statiska_variabler

LDAA 0,X

STAA 5,X

Statiska_variabler

namn FCB 'E','m','i','l','\0'

initial RMB 1

Indexerade adresseringssätt:

- ❑ Auto pre- increment/decrement
- ❑ Auto post- increment/decrement

LDA #opr8i	(M) ⇒ A
LDA opr8a	Load Accumulator A
LDA opr16a	
LDA opr0_xysp	
LDA opr9_xysp	
LDA opr16_xysp	
LDA [D,xysp]	
LDA [opr16.xvsp]	

opr0_xysp — Indexed addressing postbyte code:

opr3,-xys Predecrement X or Y or SP by 1 . . . 8

opr3,+xys Preincrement X or Y or SP by 1 . . . 8

opr3,xys- Postdecrement X or Y or SP by 1 . . . 8

opr3,xys+ Postincrement X or Y or SP by 1 . . . 8

opr5,xysp 5-bit constant offset from X or Y or SP or PC

abd,xysp Accumulator A or B or D offset from X or Y or SP or PC

opr3 — Any positive integer 1 . . . 8 for pre/post increment/decrement

opr5 — Any value in the range -16 . . . +15

opr9 — Any value in the range -256 . . . +255

opr16 — Any value in the range -32,768 . . . 65,535

Basregister kan vara något av: X,Y,SP

EXEMPEL:

```
LDA 1, -X
STA 4, Y-
STAB 8, +SP
LDAB 7, SP+
...
```

Hur översätta denna
C-kod till assembler?



```
char namn []="Emil";  
char i=0;  
void antal_tecken_i_namn (void)  
{ while (namn[i++] != '\0')  
    ;  
}
```

Lösningsförslag

ORG \$1000

antal_tecken_i_namn

LDX #Statiska_variabler

CLRB

räkna LDAA 1,X+

BEQ Klart

INCB

BRA räkna

Klart STAB 0,X

Statiska_variabler

namn FCB 'E','m','i','l','\0'

i FCB 0

Indexerade adresseringssätt:

- Register relativ, offset i ackumulator

LDA #opr8i	(M) ⇒ A
LDA opr8a	Load Accumulator A
LDA opr16a	
LDA opr0_xysp	
LDA opr9_xysp	
LDA opr16_xysp	
LDA [D,xysp]	
LDA [opr16.xvsp]	

opr0_xysp — Indexed addressing postbyte code:

opr3,-xys Predecrement X or Y or SP by 1 . . . 8

opr3,+xys Preincrement X or Y or SP by 1 . . . 8

opr3,xys- Postdecrement X or Y or SP by 1 . . . 8

opr3,xys+ Postincrement X or Y or SP by 1 . . . 8

opr5,xysp 5-bit constant offset from X or Y or SP or PC

abd,xysp Accumulator A or B or D offset from X or Y or SP or PC

opr3 — Any positive integer 1 . . . 8 for pre/post increment/decrement

opr5 — Any value in the range -16 . . . +15

opr9 — Any value in the range -256 . . . +255

opr16 — Any value in the range -32,768 . . . 65,535

Basregister kan vara något av: X,Y,SP,PC

EXEMPEL:

LDA A, X

STA B, Y

STAB D, SP

LDAB D, PC

. . .

Indexerade adresseringssätt:

□ Indirekt

LDAA #opr8i	(M) ⇒ A Load Accumulator A
LDAA opr8a	
LDAA opr16a	
LDAA opr0_xysp	
LDAA opr9_xysp	
LDAA opr16_xysp	
LDAA [D,xysp]	
LDAA [opr16.xvsp]	

opr0_xysp — Indexed addressing postbyte code:

- opr3,-xys* Predecrement X or Y or SP by 1 . . . 8
- opr3,+xys* Preincrement X or Y or SP by 1 . . . 8
- opr3,xys-* Postdecrement X or Y or SP by 1 . . . 8
- opr3,xys+* Postincrement X or Y or SP by 1 . . . 8
- opr5,xysp* 5-bit constant offset from X or Y or SP or PC
- abd,xysp* Accumulator A or B or D offset from X or Y or SP or PC

opr3 — Any positive integer 1 . . . 8 for pre/post increment/decrement

opr5 — Any value in the range -16 . . . +15

opr9 — Any value in the range -256 . . . +255

opr16 — Any value in the range -32,768 . . . 65,535

EXEMPEL:

```
LDAA    [D,X]
STAA    [sym,PCR]
STAB    [2,SP]
LDAB    [D,Y]
...
```

Instruktionsgrupper

LOAD-instruktioner

Mnemonic	Funktion	Operation
LDAA	Load A	$(M) \rightarrow A$
LDAB	Load B	$(M) \rightarrow B$
LDD	Load D	$(M:M+1)_1 \rightarrow A:B$
LDS	Load SP	$(M:M+1)_1 \rightarrow SP_H:SP_L$
LDX	Load index register X	$(M:M+1)_1 \rightarrow X_H:X_L$
LDY	Load index register Y	$(M:M+1)_1 \rightarrow Y_H:Y_L$
LEAS	Load effective address into SP	Effective address $\rightarrow SP$
LEAX	Load effective address into X	Effective address $\rightarrow X$
LEAY	Load effective address into Y	Effective address $\rightarrow Y$

STORE-instruktioner

Mnemonic	Funktion	Operation
STAA	Store A	$(A) \rightarrow M$
STAB	Store B	$(B) \rightarrow M$
STD	Store D	$(A) \rightarrow M, (B) \rightarrow M+1$
STS	Store SP	$SP_H:SP_L \rightarrow M:M+1$
STX	Store X	$X_H:X_L \rightarrow M:M+1$
STY	Store Y	$Y_H:Y_L \rightarrow M:M+1$

MOVE-instruktioner

Mnemonic	Funktion	Operation
MOVB	Move byte (8 bitar)	$(M_1) \rightarrow M_2$
MOVW	Move word (8 bitar)	$(M:M+1)_1 \rightarrow M:M+1_2$

EXEMPEL: Kopiera *byte*

```
LDAB $3000
STAB $3001
eller
LDAA $3000
STAA $3001
eller
MOVB $3000, $3001
```

EXEMPEL: Kopiera *word*

```
LDD $3000
STD $3002
eller
LDX $3000
STX $3002
eller
LDY $3000
STY $3002
eller
MOVW $3000, $3002
```

Instruktioner för kopiering av registerinnehåll

Mnemonic	Funktion	Operation
TAB	Transfer A to B anm: Ekv. Med TFR A, B	(A)→B
TAP	Transfer A to CCR anm: Ekv. Med TFR A, CCR	(A)→CCR
TBA	Transfer B to A	(B)→A
TFR	Transfer register to register	(A,B,CCR,D,X,Y eller SP) → (A,B,CCR,D,X,Y eller SP)
TPA	Transfer CCR to A anm: Ekv. Med TFR CCR, A	(CCR)→A
TSX	Transfer SP to X anm: Ekv. Med TFR SP, X	(SP)→X
TSY	Transfer SP to Y anm: Ekv. Med TFR SP, Y	(SP)→Y
TXS	Transfer X to SP anm: Ekv. Med TFR X, SP	(X)→SP
TYS	Transfer Y to SP anm: Ekv. Med TFR Y, SP	(Y)→SP

← Använd denna

Övriga finns av
"kompatibilitetsskäl"

Instruktioner för växling av registerinnehåll

Mnemonic	Funktion	Operation
EXG	Exchange register to register	(A,B,CCR,D,X,Y eller SP) ↔ (A,B,CCR,D,X,Y eller SP)
XGDX	Exchange D with X anm: Ekv. Med EXG D, X - EXG X, D	(D) ↔ (X)
XGDY	Exchange D with Y anm: Ekv. Med EXG D, Y - EXG Y, D	(D) ↔ (Y)

← Använd denna

Övriga finns av
"kompatibilitetsskäl"

Instruktion för teckenutvidgning

Mnemonic	Funktion	Operation
SEX	Teckenutvidga 8 bitars operand	(A,B,CCR) → (D,X,Y eller SP)

Ovillkorlig programflödeskontroll

Mnemonic	Funktion	Operation
BSR	Anrop av subrutin. PC-relativ operand	$SP-2 \Rightarrow SP$ $RetAdrL:RetAdrH \Rightarrow$ $M_{(SP)}:M_{(SP+1)}$ $Adress \Rightarrow PC$
BRA	“Hopp” till adress. PC-relativ operand	$Adress \Rightarrow PC$
CALL	Anrop av subrutin Absolut operand (20 bitar) Anm: Användes vid programflödesändring mellan olika minnesbankar (\$8000- \$BFFF)	$SP-2 \Rightarrow SP$ $RetAdrL:RetAdrH \Rightarrow$ $M_{(SP)}:M_{(SP+1)}$ $Subrutinadress \Rightarrow PC$ $SP-1 \Rightarrow SP$ $(PPAGE) \Rightarrow M_{(SP)}$ $PAGE \Rightarrow PPAGE$ $Subrutinadress \Rightarrow PC$
JMP	“Hopp” till adress. Absolut operand	$Subrutinadress \Rightarrow PC$
JSR	Anrop av subrutin Absolut operand	$SP-2 \Rightarrow SP$ $RetAdrL:RetAdrH \Rightarrow$ $M_{(SP)}:M_{(SP+1)}$ $Subrutinadress \Rightarrow PC$
RTC	Återvänd från subrutin. Returadress från STACK och PPAGE	$M_{(SP)} \Rightarrow (PPAGE)$ $SP+1 \Rightarrow SP$ $M_{(SP)}:M_{(SP+1)} \Rightarrow PC_H:PC_L$ $SP+2 \Rightarrow SP$
RTS	Återvänd från subrutin. Returadress från STACK	$M_{(SP)}:M_{(SP+1)} \Rightarrow PC_H:PC_L$ $SP+2 \Rightarrow SP$

Instruktioner för addition

Mnemonic	Funktion	Operation
ABA	Addera B till A	$(A)+(B) \rightarrow A$
ABX	Addera B till X anm: Ekv. med LEAX B, X	$(X)+(B) \rightarrow X$
ABY	Addera B till Y anm: Ekv. med LEAY B, Y	$(Y)+(B) \rightarrow Y$
ADCA	Addition med carry till A	$(A)+(M)+C \rightarrow A$
ADCB	Addition med carry till B	$(B)+(M)+C \rightarrow B$
ADDA	Addition till A	$(A)+(M) \rightarrow A$
ADDB	Addition till B	$(B)+(M) \rightarrow B$
ADDD	Addition till D (A:B)	$(D)+(M:M+1) \rightarrow D$

Mnemonic	Funktion	Operation
INC	Incrementera i minnet	$(M)+\$01 \rightarrow M$
INCA	Inkrementera A	$(A)+\$01 \rightarrow A$
INCB	Inkrementera B	$(B)+\$01 \rightarrow B$
INS	Inkrementera SP anm: Ekv. med LEAS 1, SP	$(SP)+\$0001 \rightarrow SP$
INX	Inkrementera X anm: Ekv. med LEAX 1, X	$(X)+\$0001 \rightarrow X$
INY	Inkrementera Y anm: Ekv. med LEAY 1, Y	$(Y)+\$0001 \rightarrow Y$

Instruktioner för subtraktion

Mnemonic	Funktion	Operation
SBA	Subtrahera B från A	$(A)-(B) \rightarrow A$
SBCA	Subtrahera med borrow från A	$(A)-(M)-C \rightarrow A$
SBCB	Subtrahera med borrow från B	$(B)-(M)-C \rightarrow B$
SUBA	Subtrahera från A	$(A)-(M) \rightarrow A$
SUBB	Subtrahera från B	$(B)-(M) \rightarrow B$
SUBD	Subtrahera från D (A:B)	$(D)-(M:M+1) \rightarrow D$

Mnemonic	Funktion	Operation
DEC	Dekrementera i minnet	$(M)-\$01 \rightarrow M$
DECA	Dekrementera A	$(A)-\$01 \rightarrow A$
DECB	Dekrementera B	$(B)-\$01 \rightarrow B$
DES	Dekrementera SP anm: Ekv. med LEAS -1, SP	$(SP)-\$0001 \rightarrow SP$
DEX	Dekrementera X anm: Ekv. med LEAX -1, X	$(X)-\$0001 \rightarrow X$
DEY	Dekrementera Y anm: Ekv. med LEAY -1, Y	$(Y)-\$0001 \rightarrow Y$



Instruktioner för logikoperationer

Mnemonic	Funktion	Operation
ANDA	Bitvis "och" A med minnesinnehåll	$(A) \bullet (M) \Rightarrow A$
ANDB	Bitvis "och" B med minnesinnehåll	$(B) \bullet (M) \Rightarrow B$
ANDCC	Bitvis "och" CC med minnesinnehåll	$(CCR) \bullet (M) \Rightarrow CCR$
EORA	Bitvis "exklusivt eller" A med minnesinnehåll	$(A) \oplus (M) \Rightarrow A$
EORB	Bitvis "exklusivt eller" B med minnesinnehåll	$(B) \oplus (M) \Rightarrow B$
ORAA	Bitvis "eller" A med minnesinnehåll	$(A) + (M) \Rightarrow A$
ORAB	Bitvis "eller" B med minnesinnehåll	$(B) + (M) \Rightarrow B$
ORCC	Bitvis "eller" CCR med minnesinnehåll	$(CCR) + (M) \Rightarrow CCR$

EXEMPEL: Nollställ bit 7-bit 4 på adress \$3000

```
LDAB  $3000
ANDB  #%00001111
STAB  $3000
```

EXEMPEL: Ettställ bit 7 och bit 0 på adress \$3000

```
LDAB  $3000
ORAB  #%10000001
STAB  $3000
```

Unära operationer

Mnemonic	Funktion	Operation
CLC	Nollställ carryflaggan i CCR	$0 \Rightarrow C$
CLI	Nollställ avbrottsmask i CCR	$0 \Rightarrow I$
CLR	Nollställ minnesinnehåll	$\$00 \Rightarrow M$
CLRA	Nollställ A	$\$00 \Rightarrow A$
CLRB	Nollställ B	$\$00 \Rightarrow B$
CLV	Nollställ overflowflaggan i CCR	$0 \Rightarrow V$
COM	Ettkomplementera minnesinnehåll	$\$FF-(M) \Rightarrow M$
COMA	Ettkomplementera A	$\$FF-(A) \Rightarrow A$
COMB	Ettkomplementera B	$\$FF-(B) \Rightarrow A$
NEG	Tvåkomplementera minnesinnehåll	$\$00-(M) \Rightarrow M$
NEGA	Tvåkomplementera A	$\$00-(A) \Rightarrow A$
NEGB	Tvåkomplementera B	$\$00-(B) \Rightarrow B$

EXEMPEL: Invertera bit 2 och bit1 på adress \$3000

```
LDAB  $3000
EORB  #%00000110
STAB  $3000
```

Logiska skiftoperationer

Mnemonic	Funktion	Operation
LSL	Logiskt vänsterskift i minnet	
LSLA	Logiskt vänsterskift A	
LSLB	Logiskt vänsterskift B	
LSLD	Logiskt vänsterskift D	
LSR	Logiskt högerskift i minnet	
LSRA	Logiskt högerskift A	
LSRB	Logiskt högerskift B	
LSRD	Logiskt högerskift D	

Exempel på användning:

Multiplikation med 2, tal utan tecken.

Division med 2, tal utan tecken.

Aritmetiska skiftoperationer

Mnemonic	Funktion	Operation
ASL	Aritmetiskt vänsterskift i minnet (ekv. med LSL)	
ASLA	Aritmetiskt vänsterskift A (ekv. med LSLA)	
ASLB	Aritmetiskt vänsterskift B (ekv. med LSLB)	
ASLD	Aritmetiskt vänsterskift D (ekv. med LSLD)	
ASR	Aritmetiskt högerskift i minnet	
ASRA	Aritmetiskt högerskift A	
ASRB	Aritmetiskt högerskift B	

Exempel på användning, högerskift:
Division med 2, tal med tecken.

Instruktioner för rotation (carry-skift)

Mnemonic	Funktion	Operation
R0L	Rotation vänster via carry i minnet	
R0LA	Rotation vänster via carry A	
R0LB	Rotation vänster via carry B	
R0R	Rotation höger via carry i minnet	
R0RA	Rotation höger via carry A	
R0RB	Rotation höger via carry B	

EXEMPEL: Skifta ett 32-bitars tal på adress \$3000, 1 steg åt höger

```

LSR $3000
ROR $3001
ROR $3002
ROR $3003

```

Exempel på användning:

Skiftoperationer på tal större än 8 bitar.

Instruktioner för jämförelser och test

Mnemonic	Funktion	Operation
CBA	Jämför B med A	(A)-(B)
CPA	Jämför A med minne	(A)-(M)
CMPB	Jämför B med minne	(B)-(M)
CPD	Jämför D med minne	(A:B)-(M:M+1)
CPS	Jämför SP med minne	(SP)-(M:M+1)
CPX	Jämför X med minne	(X)-(M:M+1)
CPY	Jämför Y med minne	(Y)-(M:M+1)

JÄMFÖRELSE
Två operander
BINÄR operation

Mnemonic	Funktion	Operation
TST	Testa minnesinnehåll	(M)-00
TSTA	Testa register A	(A)-00
TSTB	Testa register B	(B)-00

TEST
En operand
UNÄR operation

Villkorlig programflödeskontroll

Mnemonic	Funktion	Villkor
Enkla flaggtest		
BCS	“Hopp” om <i>carry</i>	C=1
BCC	“Hopp” om <i>ICKE carry</i>	C=0
BEQ	“Hopp” om <i>zero</i>	Z=1
BNE	“Hopp” om <i>ICKE zero</i>	Z=0
BMI	“Hopp” om <i>negative</i>	N=1
BPL	“Hopp” om <i>ICKE negative</i>	N=0
BVS	“Hopp” om <i>overflow</i>	V=1
BVC	“Hopp” om <i>ICKE overflow</i>	V=0
Test av tal utan tecken		
BHI	Villkor: $R > M$	$C + Z = 0$
BHS	Villkor: $R \geq M$	C=0
BLO	Villkor: $R < M$	C=1
BLS	Villkor: $R \leq M$	$C + Z = 1$
Test av tal med tecken		
BGT	Villkor: $R > M$	$Z + (N \oplus V) = 0$
BGE	Villkor: $R \geq M$	$N \oplus V = 0$
BLT	Villkor: $R < M$	$N \oplus V = 1$
BLE	Villkor: $R \leq M$	$Z + (N \oplus V) = 1$

Används typiskt tillsammans med jämförelse/test instruktioner.

EXEMPEL

LDAB \$3000

CMPB \$3001

BEQ L1

....

Instruktioner för räknande programslingor

Mnemonic	Funktion	Villkor
DBEQ	Dekrementera innehåll i register. "Hoppa" om resultatet = 0. (register: A,B,D,X,Y,SP)	(register) - 1 $\Rightarrow$ register om(register)=0; "hoppa"; annars: nästa instruktion
DBNE	Dekrementera innehåll i register. "Hoppa" om resultatet $\neq$ 0. (register: A,B,D,X,Y,SP)	(register) - 1 $\Rightarrow$ register om(register) $\neq$ 0; "hoppa"; annars: nästa instruktion
IBEQ	Inkrementera innehåll i register. "Hoppa" om resultatet = 0. (register: A,B,D,X,Y,SP)	(register) + 1 $\Rightarrow$ register om(register)=0; "hoppa"; annars: nästa instruktion
IBNE	Inkrementera innehåll i register. "Hoppa" om resultatet $\neq$ 0. (register: A,B,D,X,Y,SP)	(register) + 1 $\Rightarrow$ register om(register) $\neq$ 0; "hoppa"; annars: nästa instruktion
TBEQ	Testa innehåll i register. "Hoppa" om resultatet = 0. (register: A,B,D,X,Y,SP)	om(register)=0; "hoppa"; annars: nästa instruktion
TBNE	Testa innehåll i register. "Hoppa" om resultatet $\neq$ 0. (register: A,B,D,X,Y,SP)	om(register) $\neq$ 0; "hoppa"; annars: nästa instruktion

Sammansatta instruktioner.

EXEMPEL

DBEQ B, L2

samma sak som

DECB

BEQ L2

Summering

Kursintroduktion

- Teori: Kurslitteratur & Föreläsningar
- Simulatorövningar
- Fem laborationer i kursen

MC68HC12,

Arbetsbok för MC12

CPU12 Reference Guide

- Programmerarens bild
- Översikt, "single-chip-computer" DG256
- Adressering av primärminnet i HCS12
- HC12 Assemblerinstruktioner