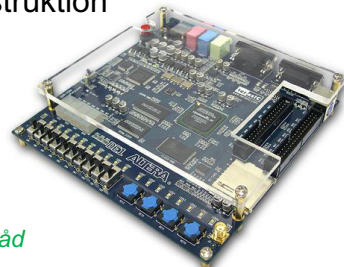


Föreläsning 1 Kursintroduktion

Erik Agrell 2017-08-29

Innehåll:

1. Välkomna till SSY011 Elektriska system
2. Förkunskaper
3. Introduktion till elektronikkonstruktion
4. Test och verifiering



Föreläsningsbilder av Erik Agrell

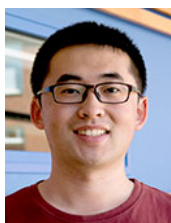
*Tack till kursens tidigare föreläsare
Manne Stenberg och Arne Linde för bilder och råd*

1. Välkomna till SSY011 Elektriska system



Erik Agrell

föreläsningar
kursorganisation
examination



Hao Guo

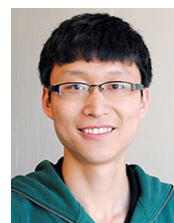
lab



Cristian Czegledi

lab

inlämningsuppg.



Li Yan

lab

inlämningsuppg.

Syfte

Kursen skall ge erfarenheter av några metoder och verktyg för analys och konstruktion av **analog**a och **digital**a elektroniksystem.

Lärandemål

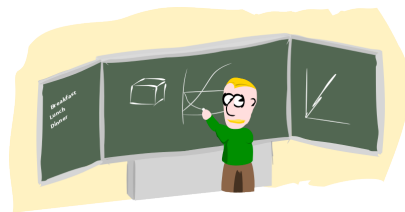
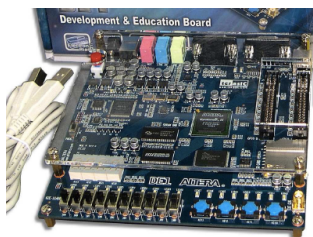
- Använda datorbaserade hjälpmedel för **konstruktion**, **analys** och **simulering** av analog och digital elektronik.
- Hantera datorprogram för **schemaritning** och simulering av analog elektronik.
- Analysera en CMOS-inverterare i **Spice**.
- Bestämma övre och undre gränsfrekvenser för olika transistor**förstärkarsteg** och OP-förstärkarkopplingar med hjälp av simulering.
- Dimensionera en ström-spänningsomvandlare.

- Dimensionera signal- och effektförstärkare.
- Dimensionera kaskadkopplade OP-förstärkare för att uppnå önskade frekvensegenskaper.
- Mäta och analysera frekvensegenskaper hos analoga förstärkare och filter.
- Analysera ett återkopplat systems stabilitet och beräkna villkoren för självsvängning.
- Analysera och modifiera befintlig VHDL-kod.

- Hantera datorprogram för simulering och syntes av digital elektronik baserad på VHDL-kod.
- Hantera datorprogram för programmering av FPGA-krets.
- Utifrån en funktionsbeskrivning konstruera en tillståndsgraf för en tillståndsmaskin.
- Konstruera en digital parallell- till serieomvandlare.
- Konstruera en digital serie- till parallellomvandlare.
- Dimensionera och analysera aktiva Butterworthfilter.

Kursmoment

- Laborationer
- Föreläsningar
- Inlämningsuppgifter



Kurshemsida på Pingpong

SSY011 Elektriska system H17

Aktivitet

Dokument

Inlämningsuppgifter

Kommunikation

Medlemmar

Anslagstavla

Projektgrupper

Verktygslådan

Anslagstavla

Nytt anslag Kopiera anslag Ta bort markerade anslag

Sida: 1 Visar: 50 (Totalt 1)

☐ Alla	Rubrik	Anslag för	Senast ändrad	Visas t.o.m.	Läst av
☐	Välkommen	Deltagare, Lärare, Medlemmar, Godkända	18 aug 2017 14:13	Tillsvidare	14 (40)

- Litteratur, föreläsningbilder
- Meddelanden
- Inlämning av inlämningsuppgifter
- Anmälan till laborationer (gå till *Projektgrupper*)

Har du behörighet
till kurshemsidan?

Examination och betygsättning

- Tentamen ger **max 50 poäng**.
- Laborationen (utförandet, förberedelseuppgifter och rapporten), bedöms med **max 4 poäng**. Minst 2 poäng krävs för godkänd labkurs.
- Inlämningsuppgifter, som inlämnas i tid, ger **max 1 poäng** per uppgift
- Bonuspoäng från lab och inlämningsuppgifter får tillgodoräknas vid **ordinarie tentamen** (men inte senare).
- För godkänd kurs krävs minst 20 poäng på tentamen (inkl ev bonus) **och** minst 2 poäng på laborationen.
- För betyg 3, 4 och 5 krävs 20, 30 resp. 40 poäng.

Kurslitteratur

- Bengt Molin: Analog elektronik, 2a uppl, Studentlitteratur 2009
- Lars Bengtsson: Elektriska mätsystem och mätmetoder, Studentlitteratur 2012
- Lab-PM, VHDL-kompendium med mera på kursens hemsida

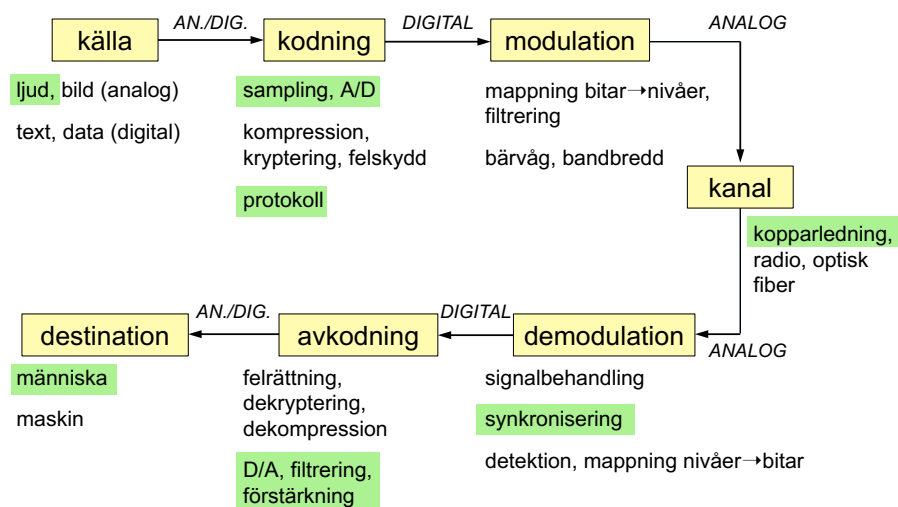
Referenslitteratur

- Johnson, Larsson och Arebrink: Grundläggande digital- och dator teknik, del 1 – Digital teknik, Chalmers
- Hemert: Digitala kretsar, Studentlitteratur
- Sjöholm och Lindh: VHDL, en introduktion, Studentlitteratur

Språk

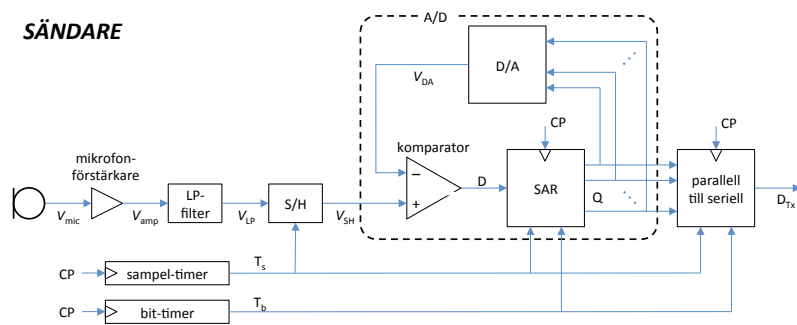
Svenska	Engelska
Föreläsningar	Laborationer (PM på svenska)
Tentamen	Inlämningsuppgifter

Ett digitalt kommunikationssystem

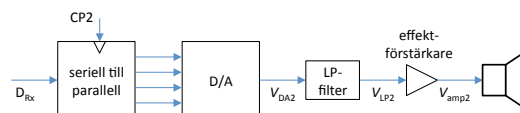


Laborationer: Konstruktion av ett digitalt ljudöverföringssystem

SÄNDARE



MOTTAGARE



Upplägg av labkursen

Kontinuerlig inlärnin:

- Sex laborationer som bygger på varandra
- Förberedelseuppgifter till varje lab
- Labrapport efter sista labben, en rapport per grupp

Labkursen omfattar formellt 3.5 p ↔ 95 timmar:

- 24 timmar i labbet
- Resten, 69 timmar, ägnas åt förberedelseuppgifter och rapporten

Rapportering och bonus

- Börja arbeta på rapporten redan från lab 1
- Spara mätresultat, skärmdumpar och foton
- **Samarbete** uppmuntras, men det är **inte tillåtet att kopiera**.

Bonuspoäng från labben (max 4 p) får man för

- att lösa problem och kunna förklara **förberedelseuppgifterna**
- att delta i **labarbetet** och kunna förklara resultaten
- **rapporten**

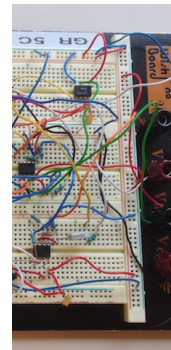
Förberedelseuppgifter

- Labtiden behövs till **hårdvaruimplementation**
- Beräkningar, konstruktion och simulering behöver vara gjorda **före labben**
- Fråga gärna om hjälp med förberedelseuppgifterna – **före labben**
- Om man kommer oförberedd:
 - Små möjligheter att bli klar i tid
 - Mindre bonus
 - I värsta fall underkänt



Labgrupper

- Laborationer görs i **par** (ej 3)
- Båda skall bidra till gruppens arbete och rapport
- Båda skall kunna svara på förberedelseuppgifter
- Default är att båda får samma **poäng**, men undantag kan göras
- **Labgrupper** anmäler sig i Pingpong från onsdag 29 aug kl 13:00
- Kontakta examinator om samarbetet i gruppen inte fungerar



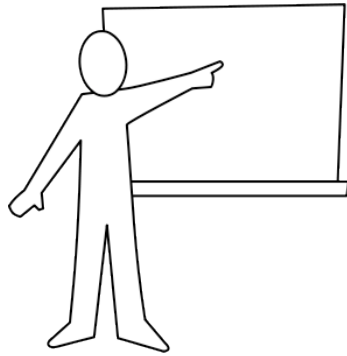
Mjukvara

Programvara	Namn	Ladda ner
VHDL- och FPGA-programmering	Quartus II Web Edition v12.0	altera.com/download
VHDL-simulering	Mentor Graphics ModelSim PE Student Edition (eller QuestaSim 10.4, som är en annan version av samma program)	model.com
Analog krets-simulering	Linear Technology Corporation's LTspice XVII	linear.com/ltspice

Dessa eller liknande verktyg används "överallt" i elektronikindustrin

*Prova!
De finns i datasalarna och kan laddas ner till egen dator*

Föreläsningar



- 17 föreläsningar av varierande karaktär
- F6 är en övning i LTspice och ModelSim
- F16 är en gästföreläsning från Ericsson
- F17 är repetition



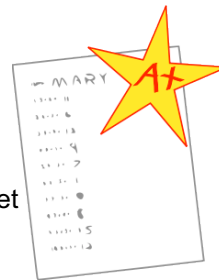
Inlämningsuppgifter

- 4 inlämningsuppgifter
- Frivilliga
- Förbereder för laboration och tentamen
- Inlämnas individuellt i Pingpong
- Ger bonuspoäng (max 4 p totalt)
- **Samarbete** uppmuntras, men det är **inte tillåtet att kopiera**.



Tentamen

- Kursen avslutas med en skriftlig tentamen, som ger **max 50 poäng**. *Nytt i år: **obligatorisk anmälan!***
- Första omtentamen: december 2017. Obligatorisk **föranmälan**, se tentamensschemat.
- Andra omtentamen: augusti 2018 (skriftlig eller muntlig). Obligatorisk **föranmälan** till agrell@chalmers.se senast 31 juli. Tentamenstillfället ställs in om ingen har anmält sig 31 juli.
- Hjälpmedel: endast typgodkänd **räknare**.
- Ett **formelblad** kommer att bifogas tentamen. Finns på Pingpong.
- Kursinnehållet definieras inte av gamla tentor – viss utveckling görs kontinuerligt.



Deadlines

- Deadlines för inlämningsuppgifter och labrapport anges i kursschemat
- Missad deadline för inlämningsuppgift $\Rightarrow$ inga poäng
- Missad deadline för labrapport $\Rightarrow$ max 2p (men fortfarande chans att bli godkänd)
- Inlämning i Pingpong. **Kolla att Pingpong verkligen tagit emot inlämningen!**
- Examinator kan bevilja förlängd deadline på maximalt 8 timmar, om ansökan kommer in **före deadline**.
- Förlängning på mer än 8 timmar beviljas inte.

Återkoppling

- Konstruktiv återkoppling uppskattas i alla former
- Kursrepresentanter utses nästa vecka

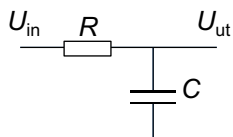


2. Förkunskaper

Exempel på vad ni förväntas kunna från tidigare kurser

- Första ordningens passiva filter:

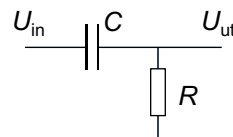
Lågpas (LP)



$$\frac{U_{ut}}{U_{in}} = \frac{1}{1 + j\omega RC}$$

$$f_u = \frac{1}{2\pi RC}$$

Högpas (HP)

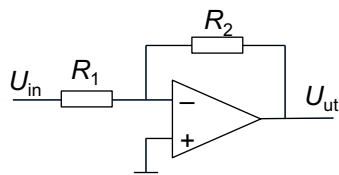


$$\frac{U_{ut}}{U_{in}} = \frac{j\omega RC}{1 + j\omega RC}$$

$$f_o = \frac{1}{2\pi RC}$$

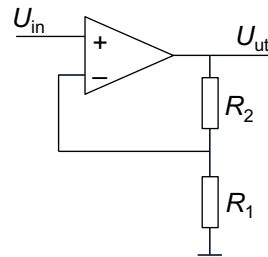
- Enkla operationsförstärkarkopplingar:

Inverterande förstärkare



$$\frac{U_{ut}}{U_{in}} = -\frac{R_2}{R_1}$$

Icke inverterande förstärkare



$$\frac{U_{ut}}{U_{in}} = \frac{R_1 + R_2}{R_1}$$

- Decibel:

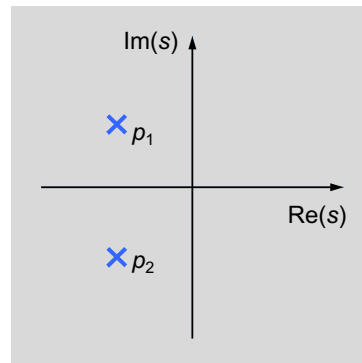
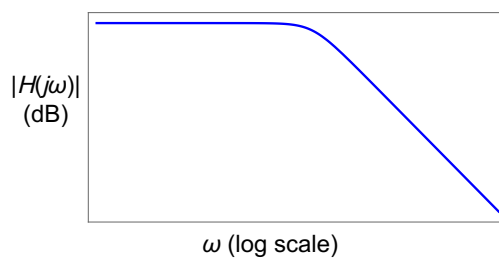
$$\text{dB} = 10 \log \frac{P}{P_0} \quad \text{där } P \text{ och } P_0 \text{ är effekter}$$

$$\text{dB} = 20 \log \frac{U}{U_0} \quad \text{där } U \text{ och } U_0 \text{ är spänningar}$$

$$\text{dBm} = 10 \log \frac{P}{1 \text{ mW}}$$

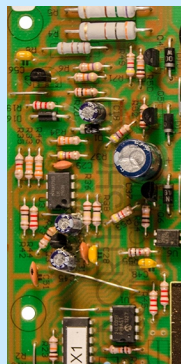
- Överföringsfunktion, Bodediagram, poler och nollställen

$$H(s) = \frac{1}{(s - p_1)(s - p_2)}$$



3. Introduktion till elektronikkonstruktion

Analog
elektronik

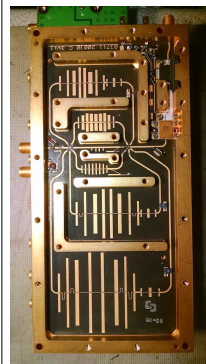


Digital
elektronik



```
begin
  if reset='0' then
    state <= STOP;
    Q <= (others => '0');
    counter <= (others => '0');
  elsif rising_edge(clk50) then
    counter <= counter+1;
    if state=STOP and serial
      counter <= (others => '0');
```

Mikrovågs-
elektronik

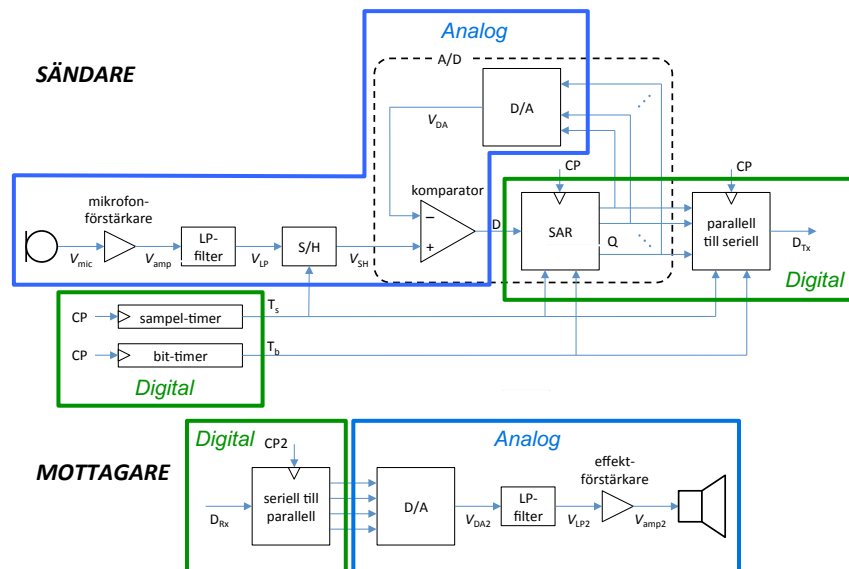


Kraft-
elektronik



↪ Denna kurs ↩

Analog och digital elektronik i labben



FPGA

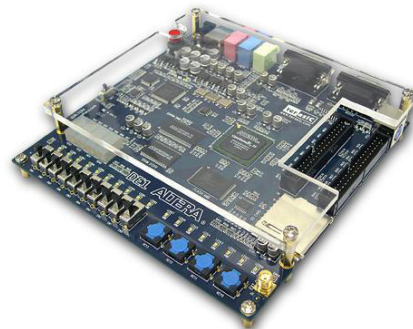
En FPGA (field-programmable gate array) är en flexibel integrerad krets:

- Innehåller en stor mängd generella digitala komponenter: grindar, minne, bussar...
- Förbindelserna mellan dessa enheter kan konfigureras
- Konfigureringen beskrivs i ett HDL-språk (hardware description language)
- Kan konfigureras om hur många gånger som helst

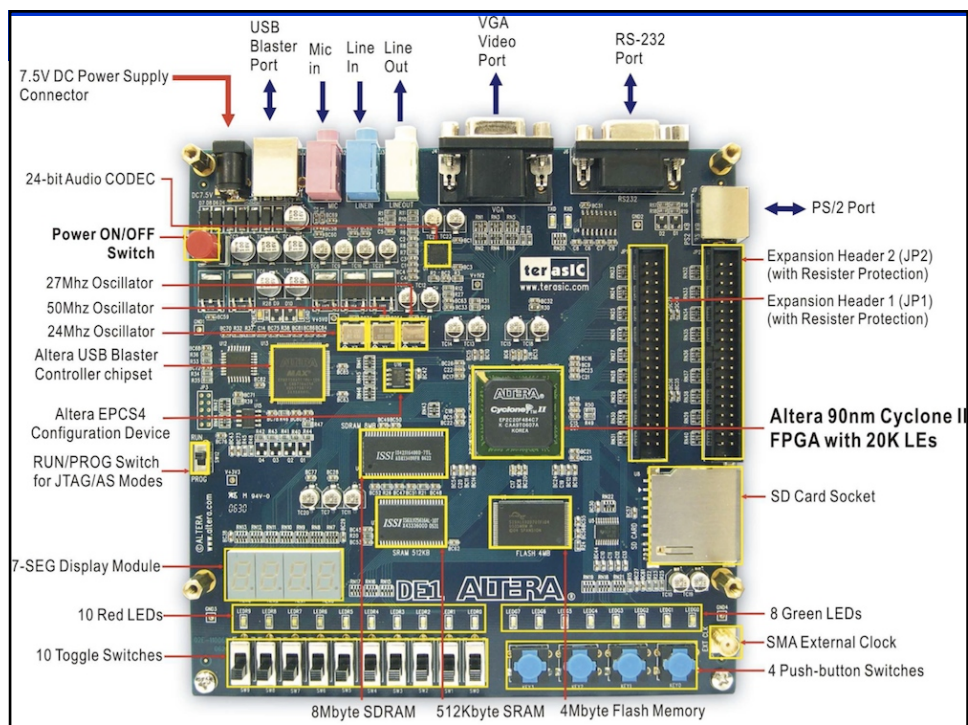


I den här kursen använder vi
Altera FPGA Cyclone II

- Relativt liten (2007)
- Långt kraftfullare än vad vi behöver i den här kursen



- Monterad på ett kort (DE1) med användbar kringutrustning



VHDL

VHDL är ett hårdvarubeskrivande språk som betyder **VHSIC Hardware Description Language**. Akronymen VHSIC står för **Very High Speed Integrated Circuit**.

används för

- beskrivning
- simulering
- syntes

Varför VHDL?

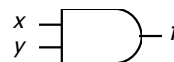
- HDL är metoden för konstruktion av digitala system idag. (*VHDL eller VERILOG*)
- VHDL är ursprungligen framtaget för simulering.
- Simulering och syntes (*kompilering*) till maskinvara är två olika saker!

VHDL-exempel

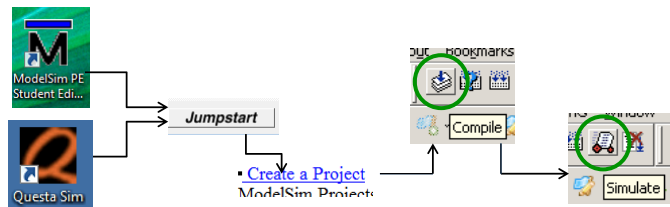
```
library ieee;  
use ieee.std_logic_1164.all;  
  
entity and_gate is port (  
    x,y: in std_logic;  
    f: out std_logic);  
end entity;  
  
architecture arch of and_gate is  
begin  
    f <= (x and y);  
end architecture;
```

Vilken komponent beskrivs
av denna VHDL-kod?

Svar: och-grind



Demo



4. Test och verifiering

I systemutveckling går vanligen mer
resurser till test och verifiering än till
själva konstruktionen

"Det är av felsökning
man lär sig"

(sagt av Magnus Wisell,
elektronikkonstruktör på Ericsson)



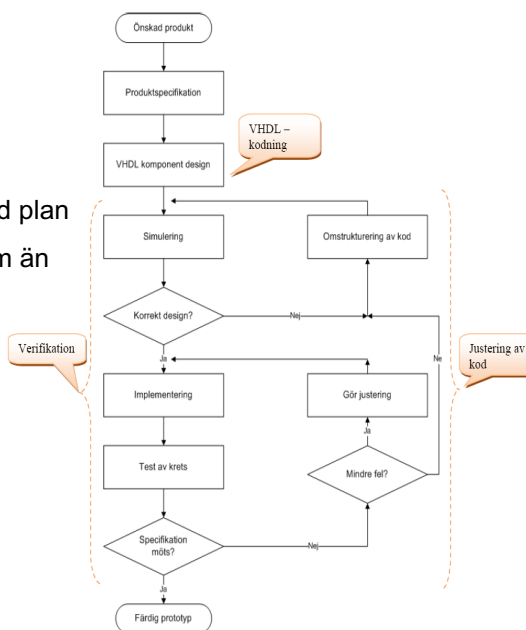
Test och verifiering...

... är en kalkylerad del av utvecklingsprocessen

... görs enligt en fördefinierad plan

... görs ofta av ett annat team än konstruktörerna

... utnyttjar speciella verktyg



När och hur skall man felsöka?

1. Skriv ett långt program, som fungerar direkt



Endast för trollkarlar

2. Skriv ett långt program be någon annan hitta felet



Svårt och ineffektivt

3. Skriv ett långt program som inte fungerar, ta bort små bitar tills det fungerar



OK

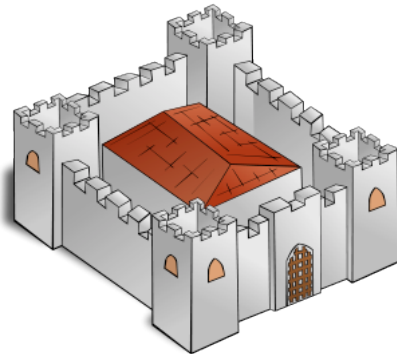
4. Börja med ett program som fungerar, lägg till små bitar och kolla funktionen efter varje tillägg



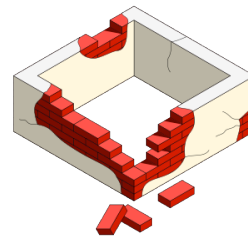
Rekommenderas!

Felsökning

- Konstruktion och felsökning bör göras parallellt (gäller både hård- och mjukvara)



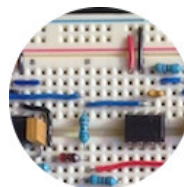
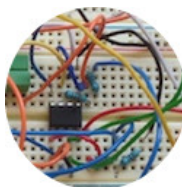
Bygg ett slott...



...en sten i taget

Att underlätta och förebygga felsökning

- Bygg in testpunkter i konstruktionen
- Bygg modulärt med väldefinierade gränssnitt
- Undvik spaghetti (gäller både hård- och mjukvara)
- På kopplingsplattan: använd korta trådar och systematiska färgval



Vilken konstruktion skulle du föredra att testa och felsöka?

Felsökning i labben, allmänt

- Kontrollera att det ni byggde förra gången fungerar innan ni bygger vidare.
- Expandera konstruktionen en liten bit i taget och kontrollera funktionen efter varje tillägg.
- Testa om möjligt nya delar separat innan de inkluderas i hela systemet.
- Koppla tillfälligt bort en bit i taget för att isolera problemet.
- Försök felsöka själv innan du ber om hjälp.

(ur lab-PM)

Felsökning i labben, digital elektronik

- Kolla att VHDL-filens namn är samma som entiteten i VHDL-koden och att den är definierad som Top-Level Entity.
- Minska hastigheten genom att använda långsammare triggssignaler. Lägg in LED så att ni ser vad som händer.
- Kolla speciellt klocka, trigg och tillstånd. Kolla att vektorer har tillräcklig längd för att representera de heltal som behövs.
- För integrerade kretsar, kolla att matning och jord är korrekt anslutna. Kolla kopplingen av jord till DE1-kortet.
- För att testa A/D-omvandling, anslut en DC-nivå till analog input. Variera nivån långsamt och observera digital utsignal (bitar) på LED och/eller oscilloskop.
- Ett syntaxfel kan orsaka många varningar. Bli inte rädd utan försök debugga den första varningen, så kan det hända att flera andra varningar försvinner automatiskt.
- Många kodexempel finns i föreläsningsbilderna, som bör läsas innan ni börjar koda.

(ur lab-PM)

Felsökning i labben, analog elektronik

- Följ signalnivåerna från input till output i respektive modul. Studera signalerna på oscilloskop.
- Mät spänningar i kontrollpunkter och jämför med teoretiskt förväntade värden.
- Om insignalen är OK och utsignalen bottnar (hög eller låg), kontrollera återkopplingsslingan.

(ur lab-PM)

Läs & lös

Läs:

- Molin kap 1 (modeller, dB, begrepp, terminologi)
- Molin kap 4.4–4.5 (kopplingstips, felsökning)